

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

1/5/1 (Item 1 from file: 351)
DIALOG(R) File 351:Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

012026277 **Image available**
WPI Acc No: 1998-443187/199838
XRPX Acc No: N98-345769

Wide-visual-field angle liquid crystal display device - has
common-electrode layer positioned in TFT substrate such that liquid
crystal layer remains adjoined from data-line layer, where specific area
of common-electrode forms area of data-line

Patent Assignee: NEC CORP (NIDE); NIPPON ELECTRIC CO (NIDE)

Inventor: HIRAI Y; ISHIYAMA T; SAKAMOTO M

Number of Countries: 004 Number of Patents: 006

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week	
JP 10186407	A	19980714	JP 97296894	A	19971029	199838	B
KR 98033299	A	19980725	KR 9756103	A	19971029	199932	
US 6069678	A	20000530	US 97960219	A	19971029	200033	
JP 3087841	B2	20000911	JP 97296894	A	19971029	200046	
TW 396289	A	20000701	TW 97115995	A	19971028	200104	
KR 304004	B	20011019	KR 9756103	A	19971029	200234	

Priority Applications (No Type Date): JP 96286381 A 19961029

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 10186407	A		27	G02F-001/136	
KR 98033299	A			G02F-001/1343	
US 6069678	A			G02F-001/1343	
JP 3087841	B2	24		G02F-001/1368	Previous Publ. patent JP 10186407
TW 396289	A			G02F-001/13	
KR 304004	B			G02F-001/1343	Previous Publ. patent KR 98033299

Abstract (Basic): JP 10186407 A

The device includes an active element substrate provided with a liquid crystal layer and a thin film transistor. A pixel electrode (401) for display is also provided along with the common-electrode (301). The data-line (201) and the common-electrode are formed on data-line and common-electrode layers respectively. The signal line for scanning is provided for the drain of TFT, while the data-line is provided for the source of TFT.

The liquid crystal layer seals the liquid crystal molecule horizontally on surface of substrate. The common-electrode layer is positioned in the TFT substrate such that the liquid crystal layer remains adjoined from the data-line layer. The specific area of common-electrode forms the area of data-line.

ADVANTAGE - Reduces leakage electric field from data-line. Enlarges rate of aperture. Enables display in wide-visual-field angle.

Dwg.1/47

Title Terms: WIDE; VISUAL; FIELD; ANGLE; LIQUID; CRYSTAL; DISPLAY; DEVICE;
COMMON; ELECTRODE; LAYER; POSITION; TFT; SUBSTRATE; LIQUID; CRYSTAL;
LAYER; REMAINING; ADJOIN; DATA; LINE; LAYER; SPECIFIC; AREA; COMMON;
ELECTRODE; FORM; AREA; DATA; LINE

Derwent Class: P81; P85; U12; U14

International Patent Class (Main): G02F-001/13; G02F-001/1343; G02F-001/136
; G02F-001/1368

International Patent Class (Additional): G09F-009/35

File Segment: EPI; EngPI

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ G02F 1/1343	(11) 공개번호 (43) 공개일자	특 1998-033299 1998년 07월 25일
(21) 출원번호	특 1997-056103	
(22) 출원일자	1997년 10월 29일	
(30) 우선권주장	96-286381 1996년 10월 29일 일본(JP)	
(71) 출원인	닛뎡덴끼가부시끼가미샤 가네코히사시	
(72) 발명자	일본 도오코도 미나토꾸 시바 5초메 7방 1고 사까모토미치아끼 일본 도오코도 미나토꾸 시바 5초메 7방 1고 닛뎡덴끼 가부시끼가미샤 나미 이시아마도시아끼 일본 도오코도 미나토꾸 시바 5초메 7방 1고 닛뎡덴끼 가부시끼가미샤 나미 히라이요시히코 일본 도오코도 미나토꾸 시바 5초메 7방 1고 닛뎡덴끼 가부시끼가미샤 나미	
(74) 대리인	박해선, 조영원	

심사청구 : 있음

(54) 액정 표시 장치

요약

액정 표시 장치는 데이터선으로부터 발생된 전기장을 차단하기 위한 차단 수단을 구비한다. 예를 들면, IPS (in-Plane Switching) 모드에서, 전기장이 기판에 수평 방향으로 공급되는 공통전극은 차단 수단으로서 사용된다.

특히, 공통전극은 데이터선 보다 액정층에 더 가깝게 제공되어서 공통전극이 데이터선을 덮는다. 결국, 데이터선으로부터의 유출 전기장은 공통전극에 의해 차단된다. 그러므로, 유출 전기장은 액정층에 악영향을 주지 않는다. 결국, 데이터선에 대한 차광 영역이 불필요하게 되며, 이것이 개구율을 증가시킨다.

도표도

도 1

도 2

도 3

도 1 은 종래의 액정표시장치를 보여준다.

도 2 는 도 1 내의 TFT 의 단면도를 보여준다.

도 3 은 도 1 내의 주사용 신호선과 공통전극 사이의 관계를 보여주는 단면도이다.

도 4 는 도 1 내의 데이터선과 공통전극 사이의 관계를 보여주는 단면도이다.

도 5 는 종래의 액정표시장치의 등전위 분포와 광강도를 보여준다.

도 6 은 본 발명의 제 1 실시예에 따른 액정표시장치를 보여준다.

도 7 은 도 6 내의 TFT 의 단면도를 보여준다.

도 8 은 도 6 내의 주사용 신호선과 공통전극 사이의 관계를 보여주는 단면도이다.

도 9 는 도 6 내의 데이터선과 공통전극 사이의 관계를 보여주는 단면도이다.

도 10 은 본 발명의 제 2 실시예에 따른 액정표시장치를 보여준다.

도 11 은 도 10 내의 TFT 의 단면도를 보여준다.

도 12 는 도 10 내의 주사용 신호선과 공통전극 사이의 관계를 보여주는 단면도이다.

도 13 은 도 10 내의 데이터선과 공통전극 사이의 관계를 보여주는 단면도이다.

도 14 는 본 발명의 제 3 실시예에 따른 액정표시장치를 보여준다.

- 도 15 는 도 14 내의 TFT 의 단면도를 보여준다.
 도 16 은 도 14 내의 주사용 신호선과 게이트 전극 사이의 관계를 보여주는 단면도이다.
 도 17 은 도 14 내의 주사용 신호선과 공통전극 사이의 관계를 보여주는 단면도이다.
 도 18 은 도 14 내의 데이터선과 공통전극 사이의 관계를 보여주는 단면도이다.
 도 19 는 본 발명의 제 4 실시예에 따른 액정표시장치를 보여준다.
 도 20 은 도 19 내의 TFT 의 단면도를 보여준다.
 도 21 은 도 19 내의 주사용 신호선과 공통전극 사이의 관계를 보여주는 단면도이다.
 도 22 는 도 19 내의 데이터선과 공통전극 사이의 관계를 보여주는 단면도이다.
 도 23 은 도 19 내의 드레인 전극과 데이터선 사이의 관계를 보여주는 단면도이다.
 도 24 는 본 발명의 제 5 실시예에 따른 액정표시장치를 보여준다.
 도 25 는 도 24 내의 TFT 의 단면도를 보여준다.
 도 26 은 도 24 내의 주사용 신호선과 공통전극 사이의 관계를 보여주는 단면도이다.
 도 27 은 도 24 내의 데이터선과 공통전극 사이의 관계를 보여주는 단면도이다.
 도 28 은 본 발명의 제 6 실시예에 따른 액정표시장치를 보여준다.
 도 29 는 도 28 내의 TFT 의 단면도를 보여준다.
 도 30 은 도 28 내의 주사용 신호선과 공통전극 사이의 관계를 보여주는 단면도이다.
 도 31 은 도 28 내의 데이터선과 공통전극 사이의 관계를 보여주는 단면도이다.
 도 32 는 본 발명의 제 7 실시예에 따른 액정표시장치를 보여준다.
 도 33 은 도 32 내의 TFT 의 단면도를 보여준다.
 도 34 는 도 32 내의 주사용 신호선과 공통전극 사이의 관계를 보여주는 단면도이다.
 도 35 는 도 32 내의 데이터선과 공통전극 사이의 관계를 보여주는 단면도이다.
 도 36 는 공통전극의 테이퍼 각도를 보여주는 단면도이다.
 도 37 은 제 1 실시예의 실험 결과를 보여준다.
 도 38 은 제 2 실시예의 실험 결과를 보여준다.
 도 39 는 슬릿 폭과 광유출 영역 및 개구율과의 관계를 보여준다.

• 도면의 주요부분에 대한 부호의 설명 •

- 101 - 107 : 주사용 신호선
 201 - 207 : 데이터선
 301 - 307 : 공통전극
 401 - 407 : 화소전극
 501 - 507 : TFT
 601 - 607 : TFT 측 유리 기판

발명의 상세한 설명

발명의 목적

발명에 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것이며, 특히 높은 개구율을 갖는 액정 표시 장치에 관한 것이다. 종래의 액정 표시 장치는 주사 신호를 공급하기 위한 주사선과, 데이터 신호를 공급하기 위한 데이터선과, 기준 전위를 공급하기 위한 공통전극과, 화소에 대응하는 화소전극과, 박막 트랜지스터(TFT)를 구비한다. 화소는 주사용 신호선을 경유하여 공급된 주사 신호에 의해서 선택된다. 데이터선을 경유하여 공급된 데이터 신호는 선택된 화소에 유지된다.

발명이 이루고자 하는 기술적 과제

그러나, 유출 전기장이 종래 액정 표시 장치내의 데이터선에 공급된 전압에 따라서 데이터선과 화소전극 사이에서 발생된다. 상기 유출 전기장은 액정층에 좋지 않은 영향을 미친다.

예를 들어, 정상 흑색 모드에서, 데이터선에 가까운 액정 분자의 정렬 상태는 데이터선에 의한 유출 전기장에 의해서 호트러진다. 결국, 검은색이 당연히 표시되어야만 한다고 할지라도, 백색 혹은 회색이

표시된다. 즉, 소위 말하는 누화 가 발생한다. 그러므로, 차광 영역은 데이터선에 충분히 가깝게
설비되어야만 한다. 결국, 개구율은 저하된다.

그러므로, 본 발명의 목적은 데이터선으로부터의 유출 전기장을 감소시킴으로서 개구율을 증가할 수 있는
액정 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

본 발명에 따른 액정 표시 장치는 데이터선으로부터 발생된 전기장을 차단하기 위한 수단을 구비한다.
예를 들어, 전기장이 기판에 대하여 수평 방향으로 공급되는 IPS(In-Plane Switching) 모드에서, 공통전
극은 차단 수단으로서 사용된다. 특히, 공통전극은 데이터선보다 액정층에 좀 더 가깝게 설치되어서
공통전극이 데이터선을 덮는다. 결국, 데이터선으로부터의 유출 전기장은 공통전극에 의해서 차단된
다. 그러므로, 유출 전기장은 액정층에 악영향을 미치지 않는다. 결국, 데이터선에 대한 차광 영
역은 불필요하게 된다. 이것은 개구율을 증가시킨다.

도 1 내지 도 5 에 대하여, 종래의 액정 표시 장치가 본 발명을 좀 더 잘 이해하기 위하여 우선 설명될
것이다.

종래 액정 표시 장치는 일본 특개평 H7-36058 에 개시되어 있으며 공보에 개시된 것과 실질적으로 동일하
다. 액정 표시 장치는 전기장이 기판에 수평 방향으로 공급되는 IPS 모드에서 작동할 수 있다.
특히, 액정 표시 장치는 도 1 내지 도 5 에 도시되어 있는 것처럼, 주사용 신호선 (110), 데이터선
(210), 공통전극 (310), 화소전극 (410) 및 박막 트랜지스터 (TFT) (510) 를 구비한다.

도 2 에 도시된 것처럼, TFT (510) 는 TFT 측 유리 기판(610) 상에 형성된 게이트 전극 (1410) 과, 게이트
전극 (1410) 을 덮는 게이트 절연막 (2410) 과, 드레인 전극 (910) 과, 소오스 전극 (1010) 과, 게이트
절연막 (2410) 상에 형성된 아몰포스 실리콘층(이하 a-Si 층으로 언급됨) 과, 드레인 및 소오스 전극
(910 및 1010) 의 각각과 a-Si 층 (1110) 사이에 놓여진 n⁺ 형 a-Si 층 (2510) 과, 패시베이션막 (2610)
을 구비한다. 상기 구조는 버퍼 게이트형일 수 있는데 왜냐하면 게이트 전극 (1410) 이 최하부에 놓
여져서, 결국, 소오스 및 드레인 전극이 게이트 전극 상에 형성되기 때문이다. 그러므로, 상기 구조를
또한 일반적으로 역스태거형 TFT 라고 지칭한다. 이러한 경우, 상기 n⁺ 형 a-Si 층 (2510) 은 a-Si 층
(1110) 및 소오스 전극 (1010) 사이와 a-Si 층 (1110) 및 드레인 전극 (910) 사이에서 저항접촉부를 얻기
위하여 제공된다. 상기 주사용 신호선 (110) 은 게이트 전극 (1410) 과 전기적으로 접속되며, 데이터
선 (210) 은 드레인 전극 (910) 과 전기적으로 접속된다. 또한, 화소전극 (410) 은 소오스 전극
(1010) 에 전기적으로 접속된다.

배향막 (1510) 은 패시베이션막 (2610) 상에 형성되어서, 도 4 에 도시된 것처럼, 액정 분자를 제어한다.
그러므로, TFT 기판은 TFT 측 유리 기판에서 배향판 (1510) 까지의 축적으로 구성된다.

더욱이, 액정 장치는 종래에 알려진 것처럼, TFT 기판과, 액정층과, 색층과 흑색 매트릭스층을 갖는 색
필터 기판 (0F 기판) 을 구비한다. 하여튼 공통전극 (310) 과 화소전극 (410) 은 절연막을 경유하여
다른층 상에 배치된다. 또한, 공통전극 (310) 과 데이터선 (210) 은 또한 절연막을 경유하여 다른층
상에 배치된다.

그런 구성으로, 유출 전기장은 도 5 에 도시된 것처럼, 종래의 액정 표시 장치에서 데이터선 (210) 에 공
급된 전압에 의해서 데이터선 (210) 과 화소전극 (410) 사이에 발생된다. 그런 유출 전기장은 액정층
에 악영향을 준다.

이러한 상황에서, 데이터선에 의해서 발생되고 액정층에 악영향을 미치는 유출 전기장은 감소될 수 있거
나 혹은 억제될 수 있는 것이 바람직하다. 그런 유출 전기장의 감소는 설명될 것처럼, 개구율을 넓히
는데 도움이 된다.

그러므로, 본 발명의 목적은 데이터선으로부터 유출 전기장을 감소함으로써 개구율을 증가시킬 수 있는
액정 표시 장치를 제공하는 것이다.

(제 1 실시예)

도 6 내지 도 9 에 대하여, 상세한 설명은 본 발명의 제 1 실시예에 따른 액정 표시 장치에 관한 것이다.

상술된 액정 표시 장치는 주사 신호를 위한 주사용 신호선 (101) 과, 데이터 신호를 공급하는 데이터선
(201) 과, 기준 전위를 위한 공통전극 (301) 과, 화소에 대응하는 화소전극 (401) 과 박막 트랜지스터
(501) 를 구비한다. 화소는 주사용 신호선 (101) 을 경유하여 공급된 주사 신호에 의해서 선택된다.
데이터선 (201) 을 경유하여 공급된 상기 데이터 신호는 선택된 화소로 공급된다.

이러한 구조를 가지고, 데이터선에 데이터 신호를 공급할 때, 전기장은 기판 표면에 수평방향으로 발생된
다. 그러므로, 표시는 기판 표면 상에 수평 방향으로 액정의 분자 방향을 회전함으로써 실행된다.

도 7 에 도시된 것처럼, TFT (501) 는 TFT 측 유리 기판 (601) 과, 차광막 (701) 과, 제 1 층간막 (801)
과, 드레인 전극 (901) 과, 소오스 전극 (1001) 과, a-Si 층 (1101) 과 SIN 층 (1201) 과, 제 2 층간막
(1301) 과, 게이트 전극 (1401) 을 구비하며, 이 모든 것은 연속적으로 축적되어 있다. 차광막 (701)
은 전기적으로 플로팅 상태에서 유지되며 그렇지 않으면 a-Si 층 (1101) 으로 들어가는 광을 차단한다.
제 1 층간막 (801) 은 TFT 측 유리 기판 (601) 상에 형성되며 차광막 (701) 을 덮는 절연막이다. 드
레인 전극 (901) 과 소오스 전극 (1001) 은 제 1 층간막 (801) 상에 증착되며 데이터선 (210) 과 화소전
극 (401) 에 각각 전기적으로 접속된다. a-Si 층 (1101) 은 드레인 전극 (901) 과 소오스 전극
(1001) 사이에 놓이며 그들 위에 부분적으로 오버랩된다. a-Si 층 (1101) 은 TFT (501) 의 채널 영역
으로서 작용한다. SIN 층 (1201) 은 a-Si 층 (1101) 상에 증착되며 TFT (501) 의 절연막으로서 작용
한다.

제 2 층간막 (1301) 은 드레인 전극 (901) 과, 소오스 전극 (1001) 과, SIN 층 (1201) 을 덮기 위한 절연

막에 의해서 형성된다. 게이트 전극 (1401) 은 제 2 층간막 상에 형성되며, 채널 영역 상에 배치되며 주사용 신호선 (101) 에 전기적으로 접속된다. 본 실시예의 TFT (501) 는 정스태거형이라 일반적으로 불리는데 왜냐하면 도 7 에서처럼, 게이트 전극 (1401) 이 최상부에 놓이기 때문이다.

도 8 에서, 주사용 신호선 (101) 과 공통전극 (301) 양자는 게이트 전극 (1401) 이 놓여 있는 제 2 층간막 상에 놓인다. 데이터선 (201) (도 9 참조) 이 드레인 전극 (901) 과 소오스 전극 (1001) (도 7 참조) 이 또한 형성되는 제 1 층간막 (801) 상에 화소전극 (401) 과 함께 형성된다.

부가적으로, 액정 표시 장치는 도 8 에 도시된 것처럼, 주사용 신호선 (101) 과, 공통전극 (310) 및 게이트 전극 (1401) 을 덮는 배향막 (1501) 을 구비한다. 이러한 경우, TFT 측 유리 기판 (601) 에서 배향막 (1501) 까지의 전체가 TFT 기판 혹은 능동 기판 (1601) 으로서 정의된다.

한편, 액정 표시 장치는 CF 유리 기판 (1701) 과, 불필요한 광을 차단하기 위한 블랙 매트릭스층 (BM 층) 과, 붉은색, 녹색 및 푸른색의 삼원색을 갖는 염료 혹은 색소를 포함하는 수지막인 색층 (색필터, 그 후의 CF 층) 과, 배향막 (CF 기판측 배향막) (2001) 을 구비한다. 이러한 경우, CF 측 유리 기판 (1701) 에서 배향막까지의 전체를 CF 기판 (2101) 으로서 정의한다.

또한, 액정 표시 장치는 액정 분자 내에 TFT 기판 (1601) 과 CF 기판 (2101) 사이에 밀봉된 액정층 (2201) 을 구비한다. 특히, 액정층 (2201) 은 TFT 기판측의 배향막 (1501) 과 CF 기판측의 배향막 (2001) 사이에 배치되어서 액정층 (2201) 이 TFT 기판 (1601) 과 CF 기판 (2101) 사이에 놓이게 한다.

액정층의 두께를 보유하기 위하여, 스페이서 (도시되지 않음) 가 실제로 액정 표시 장치 내에 배치된다. 그러나, 이들 요소는 본 발명에 직접 관계가 없기 때문에, 상세한 설명은 생략한다.

본 실시예에 따른 액정 표시 장치는 도 6 및 도 9 에 도시된 것처럼, 공통전극 (301) 의 특정 영역이 데이터선 (201) 의 특정 영역 상에 형성되며 데이터선 (201) 의 특정 영역의 전체를 덮는다는 특징을 가지고 있다. 그러므로, 데이터선 (201) 에 의한 전기장은 실제로 완전하게 공통전극 (301) 에 의해서 차단된다. 결과, 화소전극 (401) 과 데이터선 (201) 사이에 발생된 전기장은 액정층 (2201) 에 영향을 주지 않는다. 즉, 유출 전기장은 공통전극 (301) 의 외부로 발생되지 않는다.

공통전극 (301) 의 특정 영역은 데이터선 (201) 상에서 각각 구조로 형성되며, 폭 (W_{on}) 과 길이 (L_{on}) 를 갖는다 (도 6 참조). 데이터선 (201) 의 특정 영역은 공통전극 (301) 의 특정 영역으로 덮히지며 폭 (W_o) 과 길이 (L_{on}) 을 갖는다.

블랙 매트릭스(BM) 층 (1801) 은 종래의 장치와 비교하여 좁은 영역을 가질 수도 있는데, 왜냐하면 임의의 전기장이 공통전극 (301) 을 통하여 유출되지 않기 때문이다. 결국, 개구율은 증가될 수 있다.

참고로, TFT 기판 (1601) 을 제조하는 방법의 일예에 대하여 설명될 것이다.

우선, TFT 측 유리 기판 (601) 상에 Cr 을 스퍼터링함으로써 약 100 Å 정도 차광막 (701) 을 증착한다. 차광막 (701) 은 TFT 측 유리 기판 상으로 입사된 광이 그 후에 형성된 a-Si 층 (1101) 으로 떨어가는 것을 방지한다.

다음, 상기 차광막 (701) 을 덮기 위하여 TFT 측 유리 기판 (601) 상에 CVD 과정을 사용함으로써 SIN 을 3000 Å 을 증착하여 제 1 층간막 (801) 을 형성한다 (도 7 참조).

그 후, 드레인 전극 (901) 과 소오스 전극 (1001) 이 Cr 을 스퍼터링함으로써 제 1 층간막 (801) 상에 약 1000 Å 의 두께로 형성된다. 드레인 전극 (901) 은 데이터선 (201) 과 전기적으로 접속되며, 소오스 전극 (1001) 은 화소전극 (401) 에 전기적으로 접속된다.

다음, a-Si 층 (1101) 과 SIN 층 (1201) 은 드레인 전극 (901) 과 소오스 전극 (1001) 사이에 연속적으로 존재되며, CVD 과정을 통하여 약 300 Å 와 900 Å 의 두께로 각각 증착된다.

다음, 제 2 층간막은 CVD 과정을 통하여 약 3000 Å 정도 SIN (절연체) 을 증착함으로써 드레인 (901), 소오스 (1001) 및 SIN 층 (1201) 상을 덮는다. 그 후, 게이트 전극 (1401) 과 공통전극 (301) 은 약 1000 Å 정도로 Cr 을 스퍼터링함으로써 형성된다. 마지막으로, 배향막 (1501) 이 이들 요소를 덮기 위하여 형성된다.

(제 2 실시예)

도 10 내지 도 13 에 관하여, 본 발명의 제 2 실시예에 따른 액정 표시 장치에 대하여 설명될 것이다.

제 2 실시예는 제 1 실시예와 비슷하기는하나, 제 2 실시예는 제 1 실시예의 형태와는 다른 공통전극 (302) 을 갖는다.

제 1 실시예에서처럼, 액정 표시 장치는 주사선 (102) 과, 데이터선 (202) 와, 공통전극 (302) 과 화소전극 (402) 및 TFT (502) 를 구비한다. 화소는 주사용 신호선 (102) 을 통하여 공급된 주사 신호에 의해서 선택된다. 데이터선 (202) 을 통하여 공급된 데이터 신호는 선택된 화소에 보유된다. 그런 구조를 가지고, 전기장은 화소전극 (402) 과 공통전극 (302) 사이의 기판 표면에 수평 방향으로 발생된다. 그러므로, 표시는 기판 표면에 수평 방향으로 액정의 분자 방향을 회전함으로써 실행된다.

도 11 에 도시된 것처럼, TFT (502) 는 제 1 실시예에서와 같이 TFT 측 유리 기판 (602) 과, 차광막 (702) 과, 제 1 층간막 (802) 과, 드레인 전극 (902) 과, 소오스 전극 (1002) 과, a-Si 층 (1102) 과, SIN 층 (1202) 과, 제 2 층간막 (1302) 과 게이트 전극 (1402) 을 구비한다. 상술된 TFT (502) 는 제 1 실시예와 같은 정스태거형 TFT 를 또한 형성한다.

도 12 에 도시된 것과 같이, 주사용 신호선 (102) 과 공통전극 (302) 은 제 1 실시예와 같이 도 11 에 도시된 것처럼, 게이트 전극 (1402) 이 형성된 제 2 층간막 (1302) 상에 증착된다. 데이터선 (202) 과 화소전극 (402) 은 드레인 전극 (902) 및 소오스 전극 (1002) 과 함께 제 1 층간막 (802) 상에 형성된다.

부가적으로, 액정 표시 장치는 도 12 에 도시된 것처럼, 주사용 신호선 (102) 과, 공통전극 (302) 과, 게이트 전극 (1402) 을 덮는 배향막 (1502) 을 구비한다. 이러한 경우, TFT 즉 유리 기판 (602) 에서 배향막 (1502) 까지의 전체를 제 1 실시예와 같이 TFT 기판으로서 정의한다.

또한, CF 유리 기판 (1702) 과, 블랙 매트릭스층 (BM 층) (1802) 과, CF 층 (1902) 과, 배향막 (CF 기판측 배향막) (2002) 은 상술된 액정 표시 장치에서 그들 사이에 존재하는 공간에 대하여 TFT 시판 (1602) 과 대향된다. 이러한 경우, CF 즉 유리 기판 (1702) 과 배향막 (2002) 의 결합부는 제 1 실시예와 같이 CO 기판 (2102) 으로 정의된다.

부가적으로, 액정층 (2202) 은 TFT 기판측의 배향막 (1502) 과 CF 기판측의 배향막 (2002) 사이의 공간에 배치된다. 한편, 액정층 (2202) 은 제 1 실시예에서처럼, TFT 기판 (1602) 과 CF 기판 (2101) 사이에 놓이게 된다.

실시예에서, 공통전극 (302) 의 특정 영역은 데이터선 (202) 의 특정 영역 상에 형성되어서 제 1 실시예에서와는 다소 다른 방법으로 도 10 과 도 13 에 도시된 것처럼, 데이터선 (202) 의 전체 특정 영역을 덮는다. 특히, 제 2 실시예에서 공통전극의 특정 영역은 도 10 및 도 13 에 도시된 것처럼, 데이터선 (202) 의 특정 영역의 폭 (W_d) 보다 좁은 폭 (W_s) 을 갖는 슬릿을 갖는다. 이러한 경우, 폭 (W_{ds}) 은 데이터선 (202) 의 특정 영역의 폭 (W_d) 보다 더 넓다. 또한, 공통전극 (302) 과 데이터선 (202) 의 각각의 특정 영역은 길이 L 을 갖는다.

이러한 실시예에서, 데이터선 (202) 으로부터의 전기장은 공통전극 (302) 에 의해서 차단된다. 결국, 전기장에 의한 액정층 (2202) 에 대한 영향은 감소될 수 있다. 즉, 유출 전기장은 감소될 수 있다. 제 1 실시예와 비교하여 본 실시예의 슬릿에 의해서 유출 전기장이 완전하게 소거되지 않을 수 있으나, 그런 슬릿은 데이터선 (202) 과 공통전극 (302) 사이의 기생 용량을 감소하도록 사용되는데, 이것은 공통전극 (302) 이 좁은 영역을 가지기 때문이다.

(제 3 실시예)

도 14 내지 도 18 에 관하여, 본 발명의 제 3 실시예에 따른 액정 표시 장치에 대하여 설명될 것이다.

제 3 실시예는 제 1 실시예와 다른 전극의 배열을 갖는 것을 제외하면 제 1 실시예와 비슷하다.

액정 표시 장치는 주사용 신호선 (103) 과, 데이터선 (203) 과, 공통전극 (303) 과, 화소전극 (403) 및 TFT (503) 을 구비한다. 화소는 주사용 신호선 (103) 을 경유하여 공급된 주사 신호에 의해서 선택된다. 데이터선 (203) 을 경유하여 공급된 데이터 신호는 선택된 화소에 보유된다. 그런 구조를 가지고, 전기장은 화소전극 (403) 과 공통전극 (303) 사이에서 기판 표면에 수평방향으로 발생된다. 그러므로, 표시는 기판 표면에 수평 방향으로 액정의 분자 방향을 회전함으로써 실행된다.

도 15 에 도시된 것처럼, TFT (503) 는 TFT 즉 유리 기판 (603) 과, 주사용 신호선 (103) 과, 제 1 층간막 (803) 과, 드레인 전극 (903) 과, 소오스 전극 (1003) 과, a-Si 층 (1103) 과, SiN 층 (1203) 과, 제 2 층간막 (1303) 과, 게이트 전극 (1403) 을 구비한다. 상기 TFT (503) 는 제 1 실시예에서처럼 정수배거 TFT 를 또한 형성한다.

이러한 경우, 주사 신호선 (103) 은 도 7 에 도시된 것처럼 차광막 (701) 으로서 기능한다. 부가적으로, 게이트 전극 (1403) 과 주사용 신호선 (103) 은 상이한 층상에 형성된다. 게이트 전극 (1403) 은 도 16 에 도시된 것처럼, 접촉부 (2303) 을 경유하여 주사용 신호선 (103) 과 전기적으로 접속된다.

또한, 주사용 신호선 (103) 과 공통전극 (303) 은 도 17 내에 도시된 것처럼 상이한 층에 있다. 즉, 주사용 신호선 (103) 은 TFT 즉 유리 기판 (603) 상에 형성되며, 공통전극 (303) 은 제 2 층간막 (1303) 상에 게이트 전극 (1403) 을 따라서 형성된다. 또한, 데이터선 (203) 과 화소전극 (403) 은 도 16 및 도 18 에 도시된 것처럼 드레인 전극 (903) 과 소오스 전극 (1003) 과 함께 제 1 층간막 (803) 상에 형성된다.

부가적으로, 배향막 (1503) 은 도 16 내에 도시된 상술된 실시예에서 같이, 공통전극 (303) 과 게이트 전극 (1403) 을 덮는다. 이러한 경우, TFT 즉 유리 기판 (603) 에서 배향막 (1503) 의 전체는 제 1 실시예에서처럼 TFT 기판 (1602) 을 제공한다.

한편, 액정 표시 장치는 CF 유리 기판 (1703) 과, BM 층 (1803) 과, CF 층 (1903) 및 배향막 (CF 기판측 배향막) (2003) 을 구비하며, 이것은 모두 총괄하여 제 1 실시예에서처럼 CF 기판 (2103) 이라고 불린다.

또한, 액정 표시 장치는 제 1 실시예에서처럼, CF 기판측의 배향막 (2003) 과 TFT 기판측의 배향막 (1503) 사이에 배치된다.

본 실시예에서, 공통전극 (303) 의 특정 영역은 데이터선 (203) 의 특정 영역 위에 형성되어서 제 1 실시예에서와 같이, 도 14 및 도 18 에 도시된 것처럼, 데이터선 (203) 의 특정 영역을 전체적으로 덮는다. 공통전극 (303) 의 특정 영역은 폭 W_{ds} 과 길이 L_{ds} 을 갖는 직사각형을 가지며, 데이터선 (203) 의 특정 영역은 제 1 실시예에서와 같이 폭 W_d 및 길이 L_{ds} 을 갖는 좁은 직사각형을 갖는다.

그러므로, 본 실시예에서, 데이터선 (203) 이 구동될 때 임의의 전기장은 공통전극 (303) 을 통하여 유출되지 않는다. 부가적으로, 장치를 제조하는 동안, 공통전극 (303) 이 오버레이되고 주사용 신호선 (103) 으로부터 오프셋되기 때문에 공통전극 (303) 은 주사용 신호선 (103) 까지 전기적으로 감소된다. 결국, 제조수율이 강화된다.

참고로, 본 발명의 제 3 실시예에 관한 TFT 기판 (1603) 에 대하여 상세하게 설명될 것이다.

우선, 주사용 신호선 (103) 은 Cr 을 스퍼터링함으로써 약 1000 Å 까지 TFT 즉 유리 기판 (603) 상에 증착된다.

다음, 제 1 층간막 (803) 은 주사용 신호선 (103) 을 덮기 위하여 CVD 과정을 통하여 약 3000 Å 정도 TFT 층 유리 기판 (603) 에 SIN (절연체) 을 증착함으로써 형성된다.

그 후, 드레인 전극 (903) 과, 데이터선 (202) 과, 소오스 전극 (1003) 및 화소전극 (402) 이 Cr 스퍼터링에 의해서 제 1 층간막 (803) 상에 약 100 Å 정도 증착된다. 드레인 전극 (901) 은 데이터선 (202) 에 전기적으로 접속되며, 소오스 전극 (1003) 은 화소전극 (401) 에 전기적으로 접속된다.

다음, a-Si 층 (1103) 및 SIN 층 (1203) 은 드레인 전극 (903) 과 소오스 전극 (1003) 사이에서 CVD 과정을 통하여 증착함으로써 약 300Å 및 약 500Å 정도로 각각 유지된다.

다음, 제 2 층간막 (1303) 은 드레인 (903) 과, 데이터선 (203) 과, 소오스 (1003) 와, 화소전극 (403) 과, CVD 과정을 통하여 약 3000Å 정도로 증착된 SIN 층 (1203) 상에 형성된다. 실제로, 제 1 층간막 (803) 과 제 2 층간막 (1303) 은 주사용 신호선 (103) 에 도달하는 구멍을 형성하기 위하여 에칭되며, 상기 구멍은 접촉부 (2303) 를 형성하기 위하여 Cr 로 채워진다.

다음, 게이트 전극 (1403) 및 공통전극 (303) 은 Cr 을 스퍼터링함으로써 약 1000Å 의 두께까지 증착된다. 이러한 경우, 게이트 전극 (1403) 은 접촉부 (2303) 를 경유하여 주사용 신호선 (103) 에 전기적으로 접속된다. 마지막으로, 배향막 (1503) 은 이들 요소들을 덮도록 형성된다.

(제 4 실시예)

도 19 내지 도 23 에 대하여, 본 발명의 제 4 실시예에 따른 액정 표시 장치에 대한 설명이 선행될 것이다.

제 4 실시예에 따른 액정 표시 장치는 제 1 실시예와 상이한 공통전극과 데이터선의 배열을 갖는 것을 제외하면, 제 1 실시예와 비슷하다.

특히, 액정 표시 장치는 주사용 신호선 (104) 과, 데이터선 (204) 과, 공통전극 (304) 과, 화소전극 (404) 과, TFT (504) 를 구비한다. 화소는 주사용 신호선 (104) 을 경유하여 공급된 주사용 신호에 의해서 선택되며 데이터선 (204) 을 경유하여 공급된 데이터 신호를 선택된 화소에 보유한다. 그런 구조를 가지고, 전기장은 화소전극 (404) 과 공통전극 (304) 사이에서 기판 표면에 수평방향으로 발생된다. 그러므로, 표시는 기판 표면에 수평방향으로 액정의 분자 방향을 회전함으로써 행해진다.

도 20 에 도시된 것처럼, TFT (504) 는 TFT 층 유리 기판 (604) 과, 차광막 (704) 과, 제 1 층간막 (804) 과, 드레인 전극 (904) 과, 소오스 전극 (1004) 과, a-Si 층 (1104) 과, SIN 층 (1204) 과, 제 2 층간막 (1304) 과, 게이트전극 (1404) 을 구비한다. TFT (504) 는 제 1 실시예에서 처럼, 정스타거층을 또한 형성한다.

도 21 에 도시된 것처럼, 주사용 신호선 (104) 과 공통전극 (304) 은 게이트 전극 (1404) 이 형성된 것과 함께 제 2 층간막 (1304) 상에 배치된다. 한편, 데이터선 (204) 와 화소전극 (404) 은 상이한 층에 배치된다. 즉, 데이터선 (204) 은 TFT 층 유리 기판 (604) 상에 형성되며, 화소전극 (404) 은 제 1 층간막 (804) 상에 형성된다. 이러한 경우, 드레인 전극 (904) 은 도 23 에 도시된 것처럼, 접촉부 (2304) 를 경유하여 데이터선 (204) 에 전기적으로 접속된다.

부가적으로, 액정 표시 장치는 도 21 내지 도 23 에 도시된 것처럼 주사용 신호선 (104) 과, 공통전극 (304) 과, 게이트 전극 (1404) 을 덮는 배향막 (1504) 을 구비한다. 이러한 경우, TFT 층 유리 기판 (604) 에서 배향막 (1504) 까지의 전체를 TFT 기판 (1604) 이라고 정의한다.

한편, 액정 표시 장치는 CF 유리 기판 (1704) 과, 배층 (1804) 과, CF 층 (1904) 과, 배향막 (CF 기판층 배향막) (2004) 을 구비한다. 이러한 경우, CF 층 유리 기판 (1704) 에서 배향막 (2004) 까지의 전체를 CF 기판 (2104) 으로 정의한다.

또한, 액정 표시 장치는 액정층 (2204) 을 형성한다. 액정층 (2204) 은 TFT 기판층의 배향막 (1504) 과 CF 기판층의 배향막 (2004) 사이에 배치되면서 액정층 (2204) 이 제 1 실시예와 같이 TFT 기판 (1604) 과 CF 기판 (2104) 사이에 배치된다.

본 실시예에서, 공통전극 (304) 의 특정 영역은 데이터선 (204) 의 특정 영역 상에 형성되면서 도 19 및 도 22 에 도시된 것처럼 데이터선 (204) 의 특정 영역 전체를 덮는다. 공통전극 (304) 의 특정 영역은 폭 W_{on} 과 길이 L_{on} 을 갖는 직사각형을 가지며 데이터선 (204) 의 특정 영역은 폭 W_{off} 과 길이 L_{off} 을 갖는 직사각형을 갖는다.

그러므로, 본 실시예에서, 유출 전기장은 제 1 실시예에서와 같이 실제로 소거될 수 있다. 부가적으로, 데이터선 (204) 과 공통전극 (304) 사이의 기생 용량은 제 1 실시예와 비교하여 감소될 수 있는데, 이것은 데이터선 (204) 과 공통전극 (304) 사이의 거리가 커지게 되기 때문이다.

참고로, 본 발명의 제 4 실시예에 대하여 TFT 기판 (1604) 에 대하여 설명이 진행될 것이다.

우선, 데이터선 (204) 과 차광막 (704) 은 Cr 을 스퍼터링함으로써 TFT 층 유리 기판상에 약 1000 Å 정도 형성된다.

다음, 제 1 층간막 (804) 은 CVD 과정을 통하여 TFT 층 유리 기판 (604) 상에 약 3000 Å 정도로 SIN (절연체) 를 증착함으로써 형성되면서 데이터선 (204) 과 차광막 (704) 을 덮는다.

그 후, 제 1 층간막 (804) 은 데이터선 (204) 에 도달하는 구멍을 형성하도록 에칭되며 상기 구멍은 접촉부 (2304) 를 형성하기 위하여 도체로 채워진다.

다음, 드레인 전극 (904) 과, 소오스 전극 (1004) 과, 화소전극 (404) 은 ITO (Indium Tin Oxide) 를 스퍼터링함으로써 제 1 층간막 (804) 상에 약 1000 Å 정도 형성된다. 드레인 전극 (904) 은 접촉부 (2304) 를 경유하여 데이터선 (204) 에 전기적으로 접속되며, 소오스 전극 (1003) 은 화소전극 (404) 에

전기적으로 접속된다.

다음, a-Si 층 (1104) 과 SiN 층 (1204) 은 CVD 를 통하여 약 300A 와 약 500A 정도로 각각 증착됨으로서 드레인 전극 (904) 과 소오스 전극 (1004) 사이에 형성된다.

다음, 제 2 층간막 (1304) 은 드레인 (904) 과, 소오스 전극 (1004) 과, 화소전극 (404) 과 SiN 층 (1204) 상에 CVD 과정을 통하여 약 3000 Å 정도 SiN (절연체) 을 증착함으로서 형성된다.

다음, 주사용 신호선 (104) 과, 공통전극 (304) 과, 게이트 전극 (1404) 은 약 1000 Å 정도 Cr 을 스퍼터링함으로서 형성된다. 이러한 경우, 게이트 전극 (1404) 은 주사용 신호선 (104) 과 전기적으로 접속된다. 마지막으로, 배향막 (1504) 은 이들 요소를 덮기 위하여 형성된다.

(제 5 실시예)

도 24 내지 도 27 에 대하여, 본 발명의 제 5 실시예에 따른 액정 표시 장치에 대하여 설명될 것이다.

제 5 실시예에 따른 액정 표시 장치는 제 1 실시예와 상이한 TFT 의 형태와 전극의 배열을 제외하면 제 1 실시예와 비슷하다.

특히, 액정 표시 장치는 주사선 (105) 과, 데이터선 (205) 과, 공통전극 (305) 과, 화소전극 (405) 과 TFT (505) 를 갖는다. 화소는 주사용 신호선 (105) 을 공유하여 공급된 주사 신호에 의해서 선택된다. 데이터선 (205) 을 공유하여 공급된 데이터 신호가 선택된 화소를 보유한다. 그런 구조를 가지고, 전기장은 화소전극 (405) 과 공통전극 (305) 사이의 기관 표면에 수평 방향으로 발생된다. 그러므로, 표시는 기관 표면에 수평 방향으로 액정의 분자 방향을 회전함으로써 실행된다.

도 25 에 도시된 것처럼, TFT (505) 는 TFT 측 유리 기관 (605) 과, 게이트 전극 (1405) 과, 게이트 절연막 (2405) 과, 드레인 전극 (905) 과, 소오스 전극 (1005) 과, a-Si 층 (1105) 과, n⁺a-Si 층 (2505) 과, 패시베이션막(passivation film) (2605) 을 구비한다. TFT (505) 는 제 1 실시예와 상이한 배합구조를 갖는 엑스태거형 TFT 를 형성한다. 상기 n⁺a-Si 층 (2505) 은 a-Si 층 (1105) 과 드레인 전극 (905) 사이와 a-Si 층 (1105) 과 소오스 전극 (1005) 사이에서 저항접속부를 얻기 위하여 제공된다.

본 실시예에서, 주사용 신호선 (105) 과 공통전극 (305) 은 제 1 실시예와 상이한 도 26 에 도시된 것처럼, 상이한 층에 형성된다. 즉, 주사용 신호선 (105) 은 게이트 전극이 그 위에 형성된 TFT 측 유리 기관 (605) 상에 형성되며, 공통전극은 패시베이션막 (2605) 상에 형성된다. 한편, 데이터선 (205) 과 화소전극 (405) 은 도 27 에 도시된 것처럼, 게이트 전극과 소오스 전극 (1005) 이 형성된 게이트 절연막 (2405) 상에 형성된다. 부가적으로, 액정 표시 장치는 도 26 및 도 27 내에 도시된 것처럼, 공통전극 (305) 을 덮는 배향막 (1505) 을 구비한다. 이러한 경우, TFT 측 유리 기관 (605) 에서 배향막 (1505) 까지의 전체를 제 1 실시예에서처럼 TFT 기관으로 정의한다.

본 실시예에서, 공통전극 (305) 의 특정 영역은 도 24 및 도 27 내에 도시된 것처럼 데이터선 (205) 의 특정 영역의 전체를 덮도록 데이터선 (205) 의 특정 영역상에 형성된다. 공통전극 (305) 의 특정 영역은 폭 W_{on} 과 길이 L_{on} 을 갖는 직사각형을 갖으며, 데이터선 (205) 의 특정 영역은 폭 W_{off} 과 길이 L_{off} 을 갖는 직사각형을 갖는다. 그러므로, 본 실시예에서, 유출 전기장은 제 1 실시예에서와 같이 실제로 소거될 수 있다.

참고로, 본 발명의 제 5 실시예에 관한 TFT 기관 (1605) 에 대하여 설명될 것이다.

우선, 주사용 신호선 (105) 과 게이트 전극 (1405) 이 TFT 측 유리 기관 (605) 상에 Cr 을 약 1000 Å 정도 스퍼터링함으로서 형성된다.

다음, 게이트 절연막 (2405) 은 주사용 신호선 (105) 과 게이트 전극 (1405) 을 덮기 위하여 CVD 과정을 통하여 TFT 측 유리 기관 (605) 상에 약 3000 Å 정도로 SiN (절연체) 을 증착함으로서 형성된다.

그 후, a-Si 층 (1105) 과 n⁺a-Si 층 (2505) 은 CVD 과정을 통하여 약 3000 Å 와 500 Å 정도를 게이트 절연막 (2405) 상에 각각 증착된다.

다음, 드레인 전극 (905) 과, 소오스 전극 (1005) 과, 화소전극 (405) 과, 데이터선 (205) 이 Cr 스퍼터링에 의해서 약 1000 Å 정도 형성된다.

다음, 채널 영역은 도 25 에 도시된 것처럼 홈을 형성하기 위하여 에칭된다. 이러한 경우, a-Si 층 (1105) 의 두께를 제 1 실시예와 비교하여 좀 더 크게 설정하는데 이것은 a-Si 층 (1105) 이 에칭되기 때문이다.

그 후, SiN (절연체) 은 CVD 과정을 통하여 약 1500 Å 정도 증착되면서 패시베이션막 (2605) 을 형성한다. 다음, 공통전극 (305) 은 Cr 을 스퍼터링함으로서 약 1000 Å 정도로 패시베이션막 (2605) 상에 형성된다. 마지막으로, 배향막 (1505) 은 이들 요소를 덮도록 형성된다.

(제 6 실시예)

도 28 내지 도 31 에 대하여, 본 발명의 제 6 실시예에 따른 액정 표시 장치에 대하여 설명될 것이다.

제 6 실시예에 따른 액정 표시 장치는 제 1 실시예와 상이한 패시베이션의 배열을 갖는다는 것을 제외하면 제 1 실시예와 비슷하다.

특히, 액정 표시 장치는 제 1 실시예에서 처럼, 주사선 (106) 과, 데이터선 (206) 과, 공통전극 (306) 과, 화소전극 (406) 과 TFT (506) 을 구비한다. 본 실시예에서, 패시베이션막 (2606) 은 주사용 신호선 (106), 공통전극 (306) 및 게이트 전극 (1406) 과, 제 1 실시예와 상이한 배향막 (1506) 과의 사이에 형성된다. 폴리이미드(폴리이미드산) 을 화학적으로 열중합함 (250°C) 으로서 얻은 폴리이미드계는 일반적으로 배향막으로서 사용된다. 만일 폴리이미드 배향막이 공통전극 (306) 과 직접 접촉되면, 폴

리미트 배향막은 변형되고 차이지업(charge-up) 된다. 그러므로, 패시베이션막 (2606) 은 공통전극 (306) 이 본 실시예에서 폴리이미드 배향막과 직접 접촉되는 것을 방지한다.

(제 7 실시예)

도 32 내지 도 35 에 대하여, 본 발명의 제 7 실시예에 따른 액정 표시 장치에 관하여 설명될 것이다. 제 7 실시예에 따른 액정 표시 장치는 제 5 실시예와 상이한 패시베이션막의 배열을 제외하면 제 5 실시예와 비슷하다.

특히, 액정 표시 장치는 제 5 실시예에서처럼, 주사선 (107) 과, 데이터선 (207) 과, 공통전극 (307) 과, 화소전극 (407) 과 TFT (507) 을 구비한다. 본 실시예에서, 제 2 패시베이션막 (2707) 은 공통전극 (307) 과 제 5 실시예와 상이한 배향막 (1507) 사이에 형성된다. 제 2 패시베이션막 (2707) 은 공통전극 (307) 이 폴리이미드 배향막 (1507) 과 직접 접촉하는 것을 방지한다.

다음, 공통전극의 구성에 대하여 설명될 것이다.

도 36 에 대하여, 공통전극 (301) 은 그 주변 에지에서 테이퍼부분을 갖는다. 테이퍼부분은 도 36 에 도시된 것처럼, 각 α 를 갖는다. 공통전극 (301) 이 경사진 부분을 갖지 않는 경우와 비교할 때, 공통전극 (301) 이 20° 내지 85° 사이에서 테이퍼각 α 를 갖는 곳에서, 불규칙성이 나타나는 것을 배향막의 러빙(rubbing) 과정동안 피할 수 있다. 이것은 배향막의 표면 상의 불규칙성이 설명된 예에서 방지될 수 있음을 보여준다.

다음, 공통전극의 저항성은 다음에서 고려될 것이다.

상술된 것처럼, 본 실시예에서 공통전극 (301) 이 데이터선 (201) 상에 배열되기 때문에, 공통전극 (301) 과 데이터선 (201) 사이의 기생 용량이 문제가 된다. 그러므로, 공통전극 (301) 은 $1 \times 10^\circ$ 과 $50 \times 10^\circ$ 사이의 저 저항을 갖는 금속을 구비하여서 기생 용량을 감소시킨다. 급으로, Cu, Al, Cr, W, Ta, Nb 및 그의 합금은 상기 저 저항성을 갖는 금속으로서 사용된다.

다음, 공통전극 (301) 과 데이터선 (201) 사이의 절연막 (1301) 의 두께가 조사될 것이다. 이러한 경우, 절연상수는 일반적으로 절연막 (1301) 의 재료에 의존된다. 한편 절연 상수는 기생 용량에 관한 것이다. 이러한 경우, 막 두께는 SIN 의 두께로 변환된다. 변환된 막 두께는 d' 로 표현되며, SIN 의 절연 상수 ϵ , 절연막의 절연 상수 ϵ_1 , 및 절연막의 두께 (d) 를 사용함으로써 얻어진다. 즉, 막 두께 (d') 는 다음의 식에 의해서 설명된다.

$$d' = d \times \epsilon_1 / \epsilon,$$

상기 실시예에서 변환된 막두께는 1000 Å 내지 10000 Å 의 영역에 있다.

부가적으로, 삽입은 본 발명의 효과를 증가하기 위한 제 1 및 제 2 실시예를 위하여 수행된다. 그 결과, 도면과 함께 설명될 것이다.

도 37 에 도시된 등전위는 제 1 실시예에 대한 실험의 결과로서 얻어진다. 액정층에 대한 유출 전기장은 도 37 에서는 볼 수 없는데, 그것은 공통전극이 데이터선 상에 형성되어 있기 때문이다. 결국, 공통전극 및 화소전극을 위한 배 층은 불필요하다. 그러므로, 개구율은 VGA 패널에서 50% (종래) 에서 65% 로 증가된다.

한편, 도 38 에 도시된 등전위 분포는 제 2 실시예를 위한 실험의 결과로서 얻는다. 제 2 실시예에서, 공통전극 (302) 의 폭은 데이터선 (202) 보다 더 넓으며 공통전극 (302) 은 데이터선 (202) 보다 액정층에 더 가깝다. 그러므로, 광유출 영역은 종래의 경우와 비교하여 반이하게 된다. 결국, 개구율은 종래의 경우와 비교하여 증가된다.

참고로, 도 39 는 슬릿폭을 변화시킬 때, 슬릿폭 (W_s) 과 광유출 영역 사이의 관계와 슬릿폭 (W_s) 과 개구율 사이의 관계를 보여준다. 이러한 경우, 데이터선의 전위를 3V 로 설정하며, 화소전극과 공통전극의 각각의 전위를 0V 로 설정하며 데이터선의 폭을 $6\mu m$ 로 설정한다.

도 39 에 도시된 것처럼, 개구율은 슬릿폭 (W_s) 이 좁게 될 때 증가된다. 한편, 데이터선과 공통전극 사이의 기생 용량이 커진다. 소정의 슬릿폭 (W_s) 은 상기 사실을 고려하여 결정된다.

본 발명은 몇 개의 실시예와 결합되어 설명되었으나, 다양한 다른 방법으로 본 발명을 실행하는 것은 당업자에게는 가능한 일일 것이다. 예를 들어, 상기 설명이 IPS 모드형의 액정 표시 장치를 설명한다 할지라도, 본 발명은 TN 모드형의 액정 표시 장치에도 또한 적용할 수 있다.

발명의 효과

본 발명에 따른 액정 표시 장치는 종래의 액정 표시 장치와 비교하여 개구율이 향상된 액정 표시 장치를 얻을 수 있다.

(57) 청구의 범위

청구항 1. 화소전극과,

액정층을 향하여 전기장을 발생시키면서 데이터 신호를 상기 화소전극으로 공급하는 데이터선과,

전기장을 차단하기 위하여 데이터선과 액정층 사이에 배치된 차단수단을 구비하는 것을 특징으로 하는 액정층을 갖는 액정 표시 장치.

청구항 2. 제 1 항에 있어서, 상기 차단수단은 기준 전위를 공급하기 위한 공통전극을 구비하는 것을

특징으로 하는 장치.

청구항 3. 제 2 항에 있어서, 상기 화소전극과 상기 공통전극 양자가 상기 액정층 아래에 배열되는 것을 특징으로 하는 장치.

청구항 4. 액정층 아래에 놓인 화소전극과,

상기 화소전극으로 데이터 신호를 공급하는 데이터선과,

기준 전위를 공급하기 위하여 상기 액정층 아래에 형성되어 있으며, 상기 데이터선을 덮고 있는 공통전극을 구비하며,

상기 공통전극은 상기 데이터선 보다 상기 액정층에 더 가깝게 설비되는 것을 특징으로 하는 액정층을 갖는 액정 표시 장치.

청구항 5. 제 4 항에 있어서, 상기 공통전극은 상기 데이터선 상에 형성된 슬릿부분을 갖는 것을 특징으로 하는 장치.

청구항 6. 제 4 항에 있어서,

상기 공통전극에 형성된 패시베이션막과,

상기 패시베이션막 상에 형성된 배향막을 또한 구비하는 것을 특징으로 하는 장치.

청구항 7. 기관과,

상기 기관 상에 형성된 제 1 막과,

상기 제 1 막 상에 형성되어 데이터 신호를 공급하는 데이터선과,

상기 데이터선 상에 형성된 제 2 막과,

상기 제 2 막 상에 형성되어서 상기 데이터선을 덮으며 기준 전위를 공급하는 공통전극과,

상기 공통전극 상에 형성된 액정층을 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 8. 제 7 항에 있어서, 상기 제 1 및 제 2 막의 각각이 층간막을 구비하는 것을 특징으로 하는 장치.

청구항 9. 제 7 항에 있어서,

상기 제 1 막은 게이트 절연막을 구비하며,

상기 제 2 막은 패시베이션막을 구비하는 것을 특징으로 하는 장치.

청구항 10. 기관과,

상기 기관상에 형성되며 데이터 신호를 공급하는 데이터선과,

상기 데이터선 상에 형성된 제 1 막과,

상기 제 1 막에 형성된 제 2 막과,

상기 제 2 막에 형성되어서 상기 데이터선을 덮으며 기준 전위를 제공하는 공통전극과,

상기 공통전극 상에 형성된 액정층을 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 11. 제 10 항에 있어서, 상기 제 1 및 제 2 막의 각각이 층간막을 구비하는 것을 특징으로 하는 장치.

청구항 12. 기관 상에 그리고 액정층 아래에 형성된 화소전극과,

소오스 전극과, 드레인 전극과, 게이트 전극을 구비하며, 상기 소오스 전극은 상기 화소전극에 접속되어 있는 박막 트랜지스터와,

상기 게이트 전극으로 주사 신호를 공급하기 위한 주사용 신호선과,

상기 드레인 전극으로 데이터 신호를 공급하는 데이터선과,

기준 전위를 공급하기 위하여 상기 액정층 아래에 형성되어 있으며, 상기 데이터선을 덮는 공통전극을 구비하며,

상기 공통전극은 상기 데이터선보다 상기 액정층에 가까운 것을 특징으로 하는, 기관 위에 액정층을 갖는 액정 표시 장치.

청구항 13. 제 12 항에 있어서,

상기 소오스 전극과, 상기 드레인 전극과, 상기 데이터선이 형성된 제 1 막과,

상기 게이트 전극과, 상기 주사용 신호선과 상기 공통전극이 형성된 제 2 막을 또한 구비하는 것을 특징으로 하는 장치.

청구항 14. 제 12 항에 있어서,

상기 소오스 전극과, 상기 드레인 전극과, 상기 데이터선이 형성된 제 1 막과,

상기 게이트 전극과 상기 공통전극이 형성된 제 2 막을 또한 구비하며,

상기 주사용 신호선이 상기 기판 상에 형성되는 것을 특징으로 하는 장치.

청구항 15. 제 14 항에 있어서,

상기 주사용 신호선은 차광막으로서 작용하며,

상기 게이트 전극은 접촉 배선 패턴을 경유하여 상기 주사용 신호선에 접속되는 것을 특징으로 하는 장치.

청구항 16. 제 12 항에 있어서,

상기 공통전극은 상기 데이터선보다 더 넓은 폭을 갖는 것을 특징으로 하는 장치.

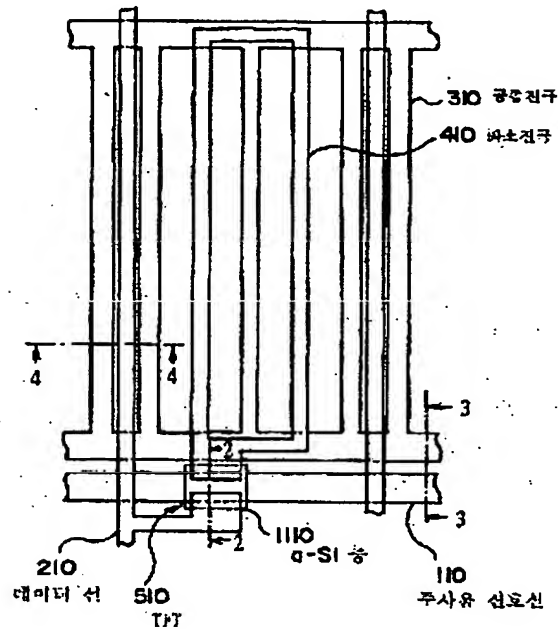
청구항 17. 제 12 항에 있어서,

상기 데이터선으로부터 발생된 전기장을 차단하기 위하여 상기 공통전극이 상기 데이터선을 덮는 것을 특징으로 하는 장치.

도면

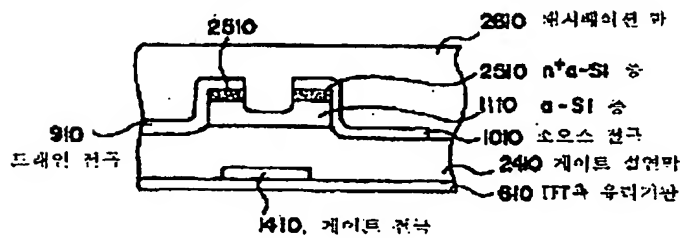
도면1

종 래 기 술



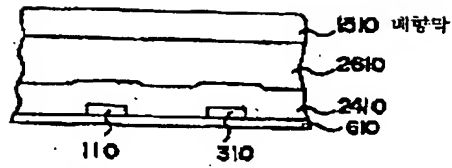
도면2

종 래 기 술



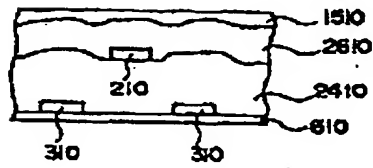
도 23

종래 기술



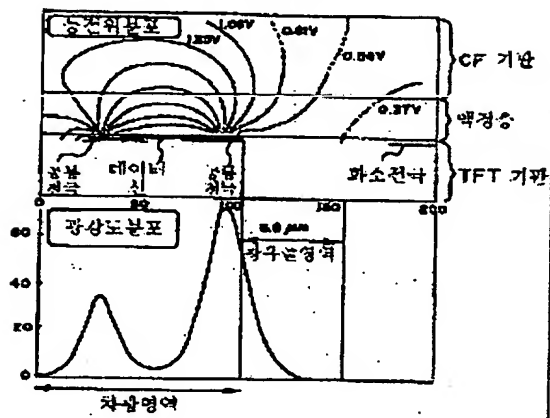
도 24

종래 기술

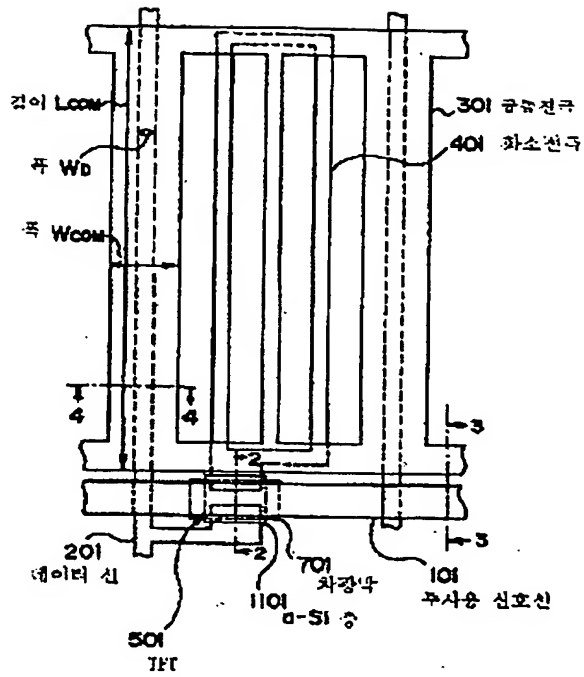


도 25

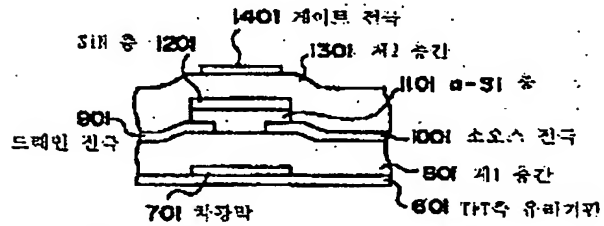
종래 기술



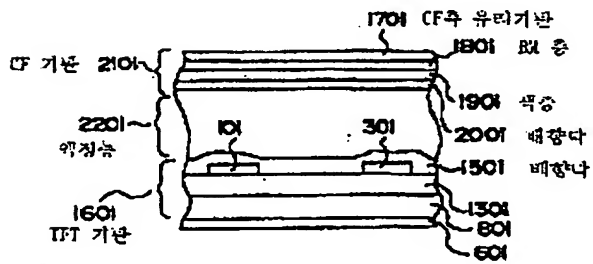
도 26



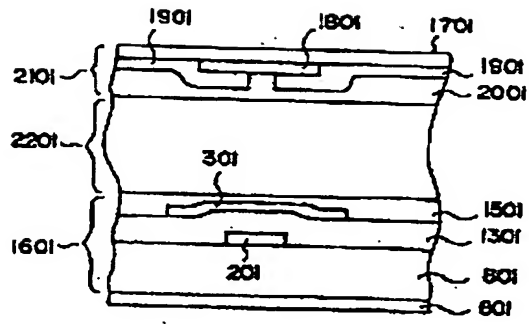
도 27



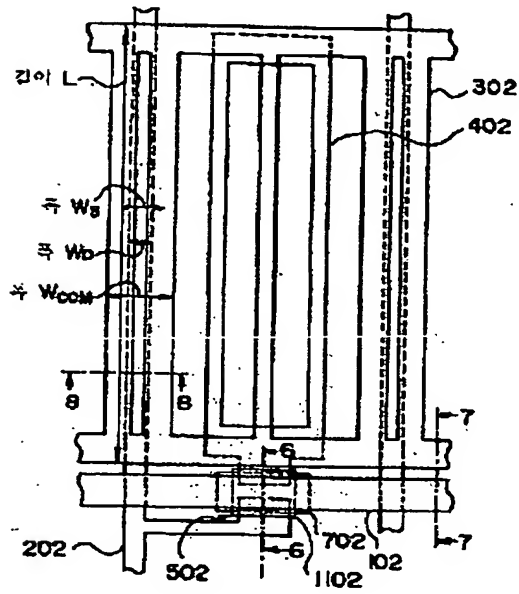
도 28



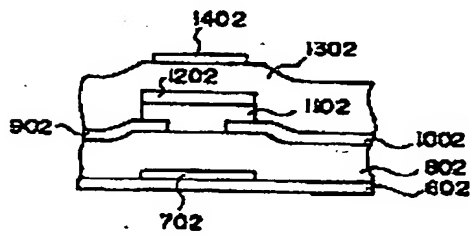
도 9



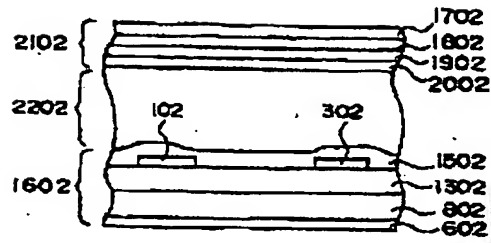
도 10



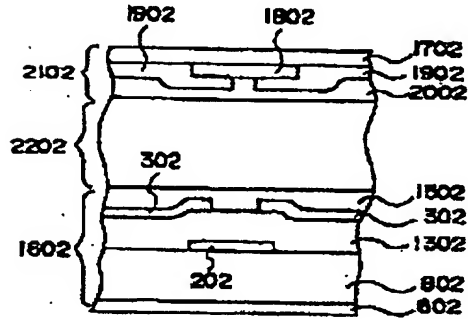
도 11



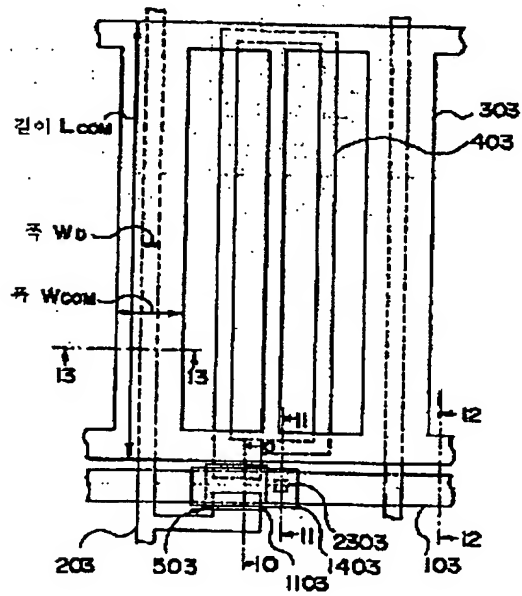
도면 12



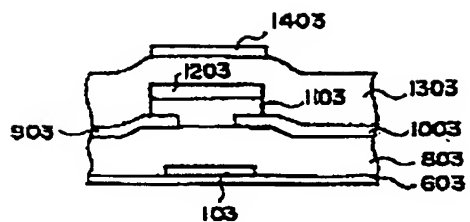
도면 13



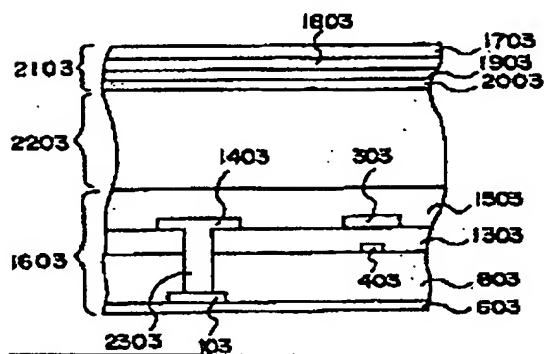
도면 14



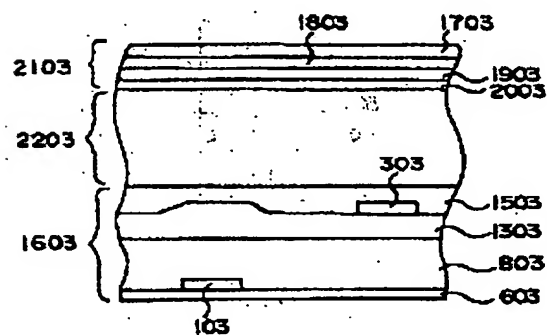
도면 15



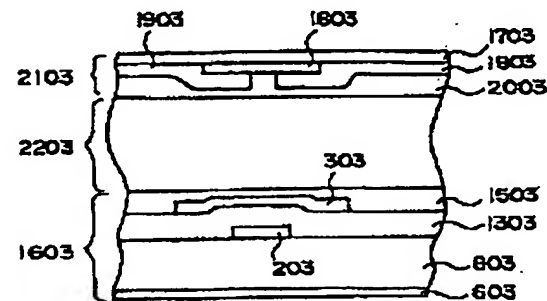
도면 16



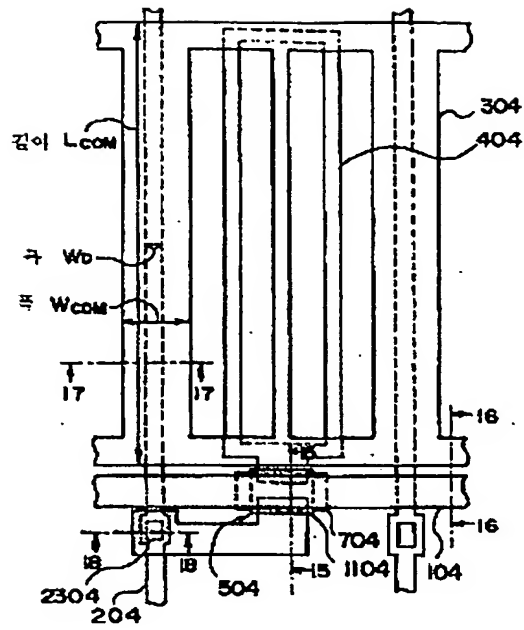
도면 17



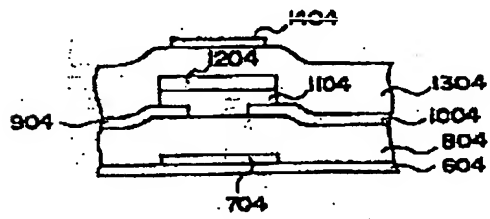
도면 18



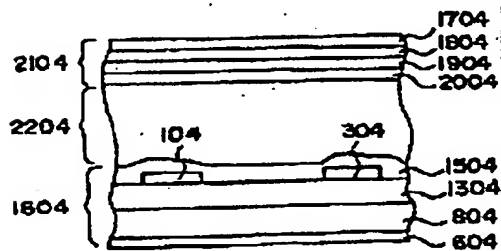
도면 19



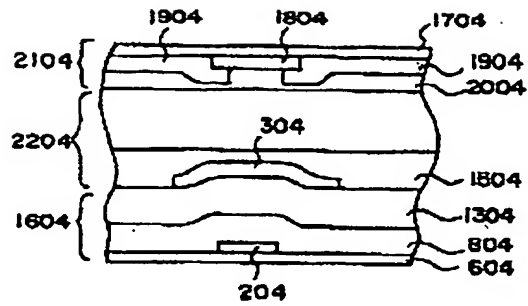
도면 20



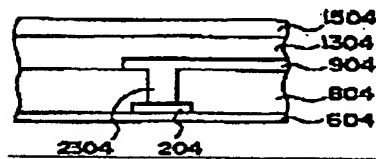
도면 21



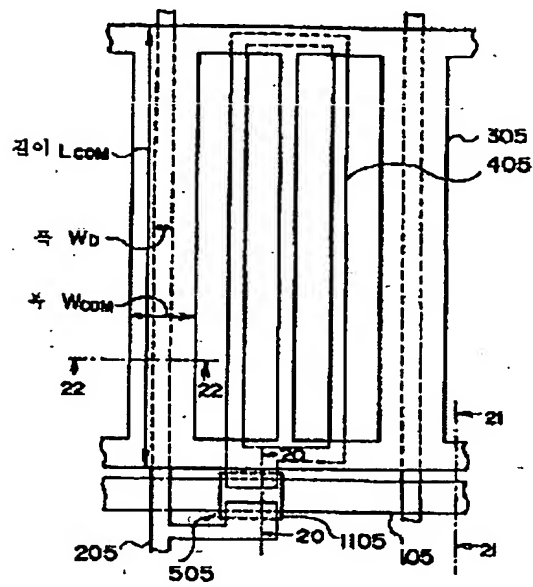
도 22



도 23



도 24



도 25

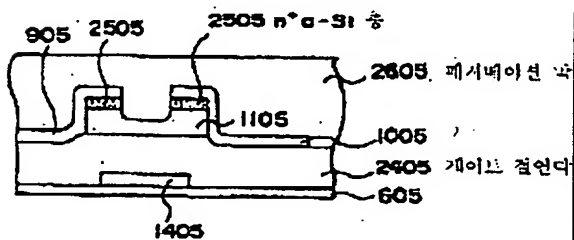


FIG. 1

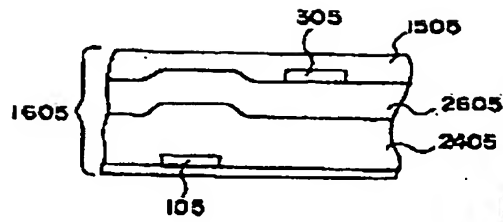


FIG. 2

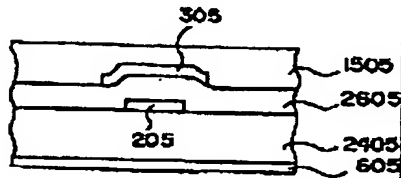


FIG. 3

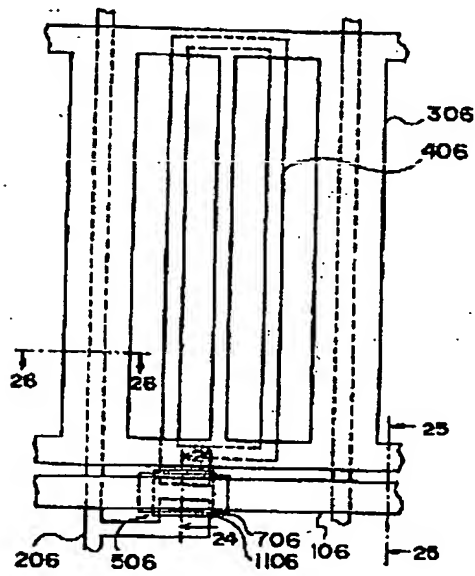
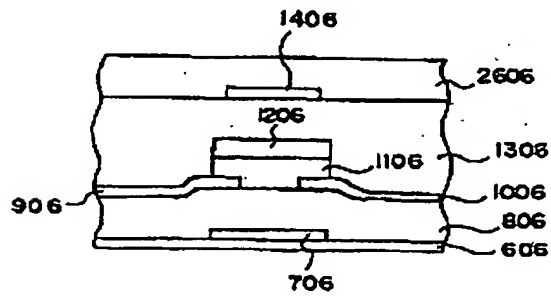
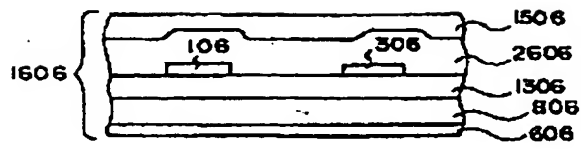


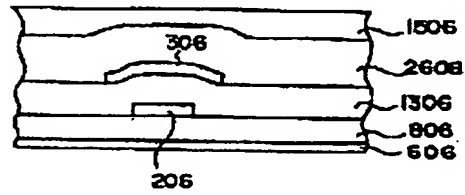
FIG. 4



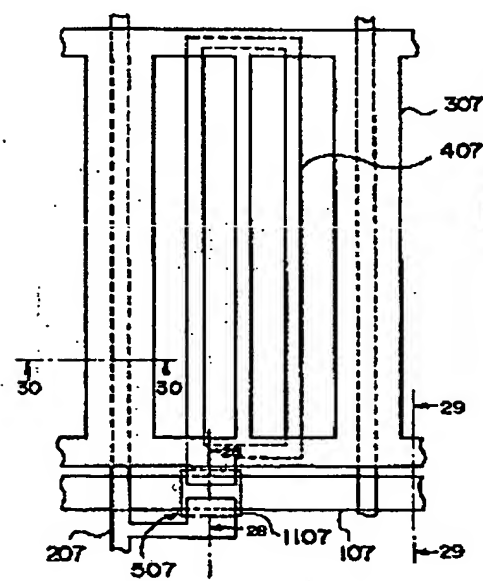
도면30



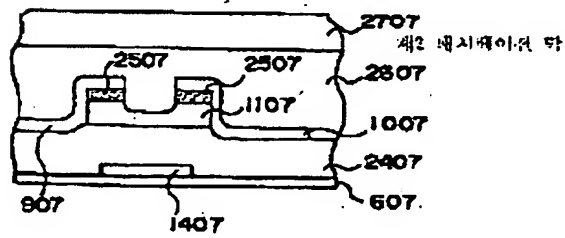
도면31



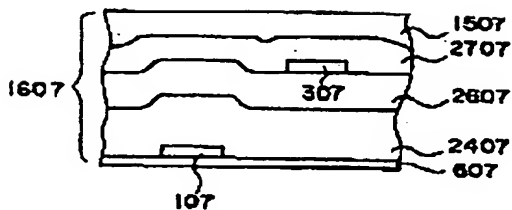
도면32



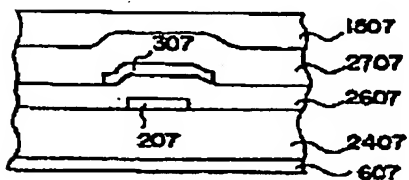
도면33



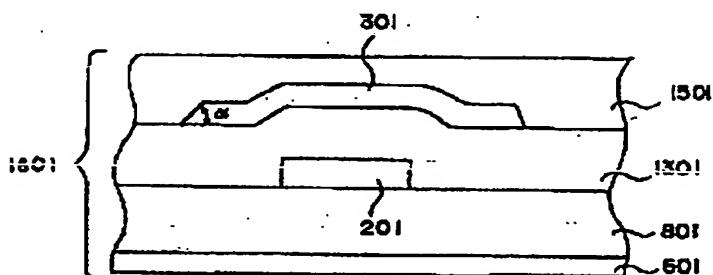
도면31



도면35

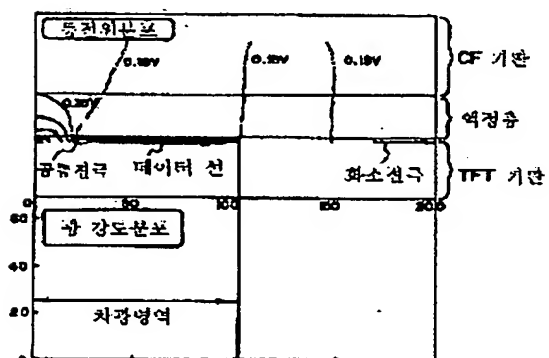


도면33

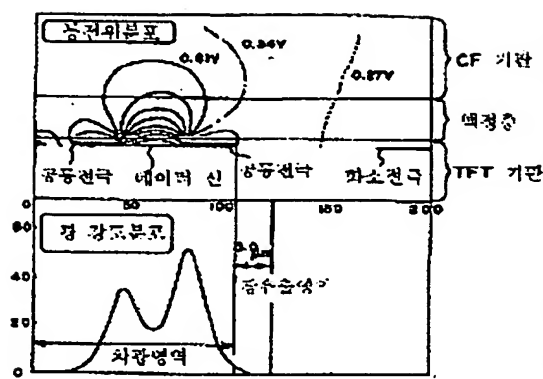


$$20^{\circ} \leq \alpha \leq 85^{\circ}$$

도면34



도면38



도면39

